

Seminar Multicore-Programmierung

Multicore- und GPGPU-Architekturen

Manuel Danisch

Fakultät für Informatik und Mathematik
Universität Passau

04. November 2010

Inhaltsverzeichnis I

Einleitung

CPUs

IBM Power7

Sony / Toshiba / IBM PowerXCell 8i

Sun UltraSPARC T2 (Plus)

Intel Xeon X7560

AMD Opteron 6176

Intel Polaris

Tilera Tile-Gx

Benchmarks / Zusammenfassung

GPGPUs

Nvidia Tesla C2070

AMD Radeon HD 5870

Intel Knights Ferry/Corner

APUs / Ausblick

Intel SandyBridge

Einleitung

CPUs

IBM Power7

Sony / Toshiba / IBM
PowerXCell 8i

Sun UltraSPARC T2
(Plus)

Intel Xeon X7560

AMD Opteron 6176

Intel Polaris

Tilera Tile-Gx

Benchmarks /
Zusammenfassung

GPGPUs

Nvidia Tesla C2070

AMD Radeon HD
5870

Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge

AMD Llano

AMD Bulldozer

Ausblick

Inhaltsverzeichnis II

AMD Llano

AMD Bulldozer

Ausblick

Seminar Multicore-
Programmierung

Manuel Danisch

Einleitung

CPUs

IBM Power7

Sony / Toshiba / IBM
PowerXCell 8i

Sun UltraSPARC T2
(Plus)

Intel Xeon X7560

AMD Opteron 6176

Intel Polaris

Tilera Tile-Gx

Benchmarks /
Zusammenfassung

GPGPUs

Nvidia Tesla C2070

AMD Radeon HD
5870

Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge

AMD Llano

AMD Bulldozer

Ausblick

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Die Ziele dieses Vortrages sind:

- ▶ Grundlegende Begriffe einzuführen / aufzufrischen
- ▶ Aktuell eingesetzte CPU- und GPU-Architekturen zu zeigen
- ▶ Einen Ausblick auf die Zukunft zu geben

IBM Power7
Sony / Toshiba / IBM
PowerPC 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Es gibt verschiedene Arten der parallelen Ausführung:

Single-Instruction Multiple-Data ein Befehl auf
verschiedenen Daten

Single-Program Multiple-Data wie SIMD, jedoch ohne
Barrier-Synchronisation nach jedem Befehl

Multiple-Instruction Multiple-Data verschiedene Befehle auf
verschiedenen Daten

- ▶ z.B. gleichzeitiges Ausführen verschiedener Programme auf verschiedenen Kernen
- ▶ hier daher relativ uninteressant

Einleitung

CPUs

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

GP GPUs

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

- ▶ Man benötigt Datenparallelität
- ▶ Ohne Datenparallelität nur ein Kern aktiv
- ▶ Idealvorstellung:
 - ▶ Dasselbe Programm wird auf allen Kernen unabhängig voneinander ausgeführt
 - ▶ greift dabei auf verschiedene voneinander unabhängige Datenbereiche zu
 - ▶ und nutzt daher alle Kerne mit maximaler Effizienz

⇒ SPMD ist das 'Wunschziel'

In-order / Out-of-order execution

Einleitung

CPUs

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

GP GPUs

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

- ▶ CPU hat mehrstufige Pipeline
- ▶ dadurch kann pro Takt parallel z.B. ein Befehl geholt, dekodiert und ausgeführt werden
- ▶ Konflikte (Hazards) verursachen Verzögerungen (Stalls)
- ▶ Dies führt zu Lücken in der Pipeline

In order execution CPU behält die Reihenfolge der eingehenden Befehle strikt bei

Out-of-order execution CPU kann Befehle umsortieren, um Lücken in der Pipeline zu füllen

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Mehrere Prozesse können parallel ausgeführt werden:

- ▶ auf verschiedenen Prozessoren (Multiprozessorsysteme)
- ▶ auf einem Prozessor auf verschiedenen Kernen (Multicore-Prozessoren)
- ▶ auf einem Kern mit mehreren Hardware-Threads (CPU-Kern mit Hyper-Threading)

Da man im Moment (noch?) nahe an der Hardware programmiert, ist der Ausführungsort durchaus von Bedeutung.

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Hardware-Threads erhöhen die Auslastung der Pipeline.

- ▶ Nur geringfügiger Geschwindigkeitszuwachs (da der zweite Thread praktisch nur als Lückenfüller genutzt wird)
- ▶ Hardware-Aufwand für zusätzliche Register etc. gering
- ▶ Wird als SMT (Simultaneous MultiThreading) bezeichnet

Homogene Multicores haben identische Rechenkerne

- ▶ Die meisten verfügbaren Multicores sind homogen
- ▶ Alle Programme können vom Scheduler auf allen Kernen ausgeführt werden
- ▶ Am einfachsten zu handhaben sowohl für Hard- als auch Softwareentwickler
- ▶ Nachteil: gleichartige Kerne sind nicht auf Aufgaben spezialisiert, daher oft nicht die effizienteste Lösung
- ▶ Diese Form nennt man auch SMP (Symmetric MultiProcessing)

Heterogene Multicores haben verschiedenartige Kerne

- ▶ Meist einen normalen Kern für das Betriebssystem
- ▶ Oft mehrere verschiedene für spezielle Aufgaben optimierte Kerne
- ▶ Nachteil: manchmal schwieriger zu programmieren
- ▶ Diese Form nennt man auch AMP (Asymmetric MultiProcessing)

Einleitung

CPUs

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

GPGPUs

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Kategorien von Verbindungsnetzwerken:

- ▶ Bus
- ▶ Punkt-zu-Punkt Verbindung
- ▶ Crossbar Switch
- ▶ Packet Routing

Topologien:

- ▶ Ring
- ▶ Mesh

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

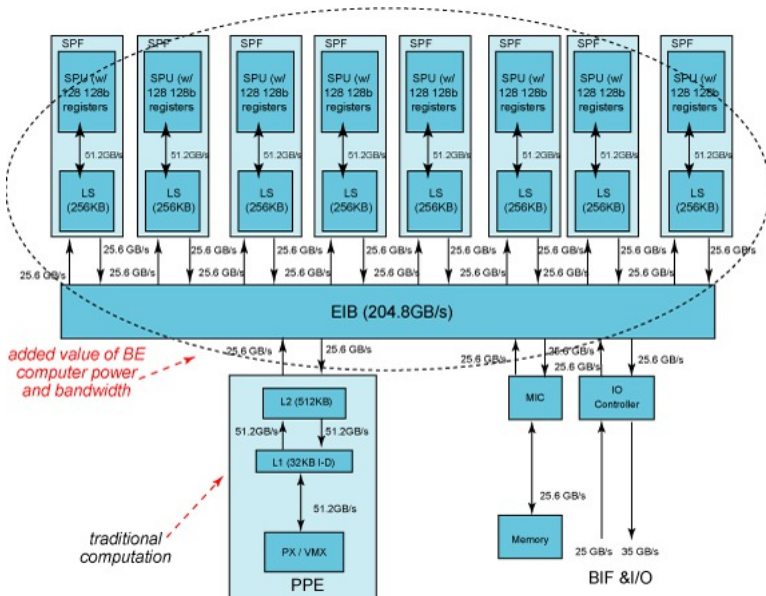
Eine CPU (Central Processing Unit)

- ▶ ist für die sequentielle Abarbeitung von Instruktionen konzipiert
- ▶ entspricht daher der SISD (Single Instruction Single Data) Architektur des von-Neumann-Rechners
- ▶ erlaubt beliebige Sprünge in den Instruktionen und den Daten
- ▶ Hardwareverwalteter Cache nimmt oft $> 1/3$ der Transistoren ein

- ▶ 45nm Fertigung
- ▶ 1,2 Milliarden Transistoren
- ▶ 3,0 - 4,25 Ghz Takt
- ▶ 4, 6 oder 8 Kerne pro Chip, 4 SMT Threads pro Kern
- ▶ je 32KB L1-Instruktions- und Datencache pro Kern
- ▶ 256KB L2 Cache pro Kern
- ▶ 32MB L3-Cache shared
- ▶ max 33,12 GFLOPS pro Kern / 264,96 GFLOPS pro Chip
- ▶ Dual DDR3 Memory Controller, 100GB/s Bandbreite pro Chip
- ▶ TurboCore Support
- ▶ 360GB/s SMP Bandbreite pro Chip
- ▶ Skaliert bis auf 32 Sockel

- ▶ 65nm Fertigung
- ▶ Heterogener Multicore
- ▶ PPE ist eine Power-CPU mit einem Kern und 2 Threads, im Gegensatz zu normalen Power-Kernen arbeitet der PPE jedoch in-order
- ▶ 8 SPEs für die eigentlichen Berechnungen
- ▶ double precision Leistung bei Nutzung aller 8 SPEs: 102,4 GFLOPS

Sony / Toshiba / IBM PowerXCell 8i



Sun UltraSPARC T2 (Plus)

- ▶ 65nm Fertigung
- ▶ 8 Kerne, 8 Threads pro Kern
- ▶ 1,6 Ghz
- ▶ 4MB L2 Cache
- ▶ Vier Dual Channel FBDIMM Speichercontroller

Einleitung

CPUs

IBM Power7

Sony / Toshiba / IBM
PowerXCell 8i

Sun UltraSPARC T2
(Plus)

Intel Xeon X7560

AMD Opteron 6176

Intel Polaris

Tilera Tile-Gx

Benchmarks /
Zusammenfassung

GPGPUs

Nvidia Tesla C2070

AMD Radeon HD
5870

Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge

AMD Llano

AMD Bulldozer

Ausblick

- ▶ 45nm Fertigung
- ▶ 8 Kerne, 2 Threads pro Kern
- ▶ 2,26 Ghz, TurboBoost
- ▶ 256KB L2 Cache pro Kern
- ▶ 24MB L3 Cache
- ▶ Bis zu 8 Sockel
- ▶ Pro Sockel bis zu 16 Standard DDR3 DIMMs
- ▶ TDP 130W

AMD Opteron 6176

- ▶ 45nm Fertigung
- ▶ 12 Kerne
- ▶ 2,3 Ghz
- ▶ 512KB L2 Cache pro Kern
- ▶ 12MB L3 Cache
- ▶ Bis zu 4 Sockel
- ▶ Quad Channel Speichercontroller
- ▶ TDP 137W

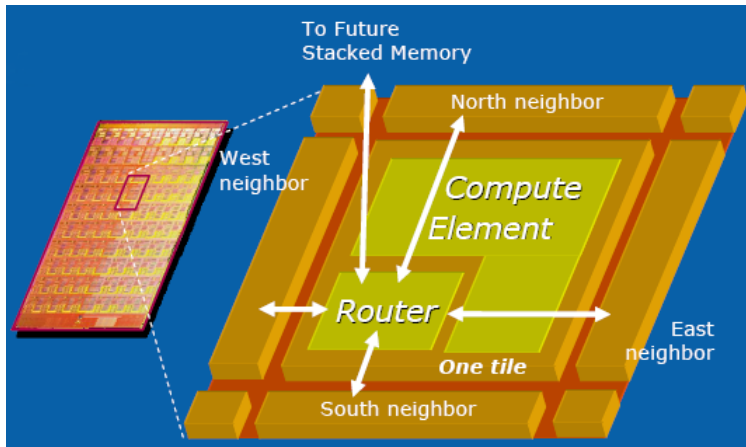
- ▶ Forschungschip in Intels Tera-Scale Computing Research Programm
- ▶ 65nm Fertigung
- ▶ 80 Kerne, nur Gleitkommaberechnungen
- ▶ 3,16 Ghz
- ▶ TDP 62W
- ▶ 1,01 TFLOPS

- ▶ 2007 als lauffähigen Prototyp gezeigt
- ▶ Die CPU sollte neu Erkenntnisse bringen bzgl. Speicheranbindung, Stromsparmechanismen und Vernetzung derart vieler Kerne
- ▶ Jeder Kern hat einen Router mit 5 Ports (je ein Port geht zu den umgebenden Kernen, einer geht zum RAM)
- ▶ Die Kerne wurden zu 10 Nodes mit je 8 Kernen organisiert
- ▶ Alle Kerne innerhalb eines Nodes konnten direkt kommunizieren
- ▶ Die Topology war Gegenstand der Forschung, man zog einen Ringbus oder ein Mesh in Betracht
- ▶ Nodes untereinander bzw. Nodes und andere Kernkomponenten waren durch ein Routing-System verbunden.

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polariss
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

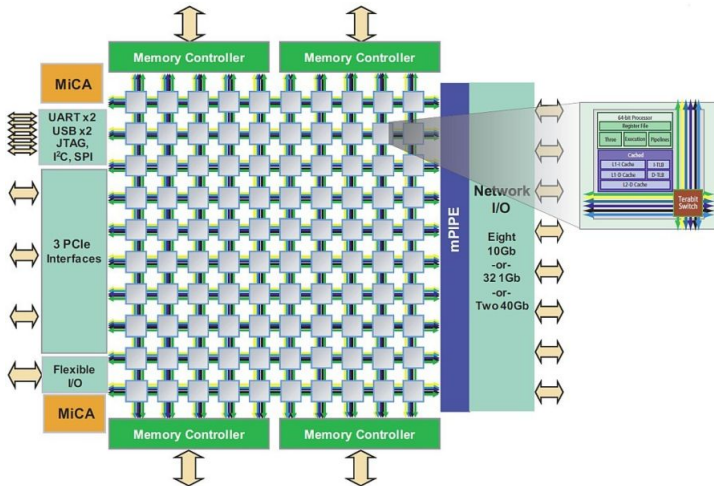
Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick



- ▶ 40nm
- ▶ 100 Kerne, mit einem Mesh verbunden
- ▶ 1,5 Ghz
- ▶ Je 32KB L1-Instruktions- und Datencache pro Kern
- ▶ Je 256KB L2 Cache pro Kern
- ▶ Bis zu 26MB L3 Cache
- ▶ 4 ECC DDR3 Speichercontroller
- ▶ Linux Kernel 2.6.36 hat entsprechende Unterstützung für den Chip
- ▶ TDP 55W

Tilera Tile-Gx



Einleitung

CPUs

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

GP GPUs

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

LINPACK ist eine Softwarebibliothek, welche numerische algebraische Berechnungen durchführt.

- ▶ LINPACK Benchmarks messen die Gleitkommaleistung einer CPU
- ▶ Tests: Lösen von linearen Gleichungssystemen, Matrixmultiplikation
- ▶ Beliebt zur Leistungsmessung im HPC Bereich

1000x1000 (DP)	GFLOPS	Effizienz
SPU, 3,2GHz	1,45	79,23%
8 SPU's, 3,2GHz	9,46	64,66%
Pentium4, 3,2GHz	3,1	48,44%
Pentium4 + SSE3, 3,6GHz	7,2	50,00%
Itanium, 1,6GHz	5,95	92,97%

- ▶ CPUs besitzen mittlerweile integrierte Speichercontroller
⇒ Latenzen werden verringert und der Durchsatz erhöht
- ▶ L2 Cache exklusiv pro Kern, L3 Cache wird gemeinsam genutzt
- ▶ Höhere Auslastung der Rechenwerke durch Hardware-Threads

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Eine GPU (Graphics Processing Unit)

- ▶ ist für die massiv parallele Manipulation von Grafikdaten ausgelegt
- ▶ entspricht daher der SPMD-Architektur
- ▶ erlaubt ebenfalls Sprünge in den Instruktionen und Daten, diese treten jedoch seltener auf
- ▶ Verwaltung des Caches vom Programmierer
⇒ Transistoren können für andere Aufgaben benutzt werden

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Eine GPGPU (General Purpose GPU)

- ▶ ist eine Erweiterung des GPU Konzeptes
- ▶ wodurch die GPU nicht nur Grafikdaten bearbeiten
- ▶ sondern auch allgemeinere Berechnungen durchführen kann
- ▶ wurde erst möglich durch die Programmierbarkeit der Grafikpipeline (etwa ab 2000)

Nvidia Tesla C2070

- ▶ 4 GPCs (Graphics Processing Clusters) mit je 4 SMs (Streaming Multiprocessors) mit je 32 Shader-Einheiten (CUDA-Cores)
- ▶ Insgesamt also $4 * 4 * 32 = 512$ Rechenkerne
- ▶ Aufgrund von thermischen und Fertigungsproblemen sind von den 16 SMs jedoch nur 14 aktiv, daher nur 448 Rechenkerne verfügbar
- ▶ 3,0 bis 3,2 Milliarden Transistoren
- ▶ 40nm Fertigung
- ▶ double precision: 515 GigaFLOPS
- ▶ single precision: 1,03 TFLOPS
- ▶ 6 GB GDDR5 ECC RAM, 1,5 Ghz
- ▶ Speicherbandbreite 144 GB/s
- ▶ TDP 247W
- ▶ Sprachunterstützung: C, C++, OpenCL, DirectCompute oder Fortran
- ▶ Refresh des Chips evtl. schon im Dezember 2010

AMD Radeon HD 5870

Einleitung

CPUs

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

GP GPUs

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

- ▶ 1600 Streamprozessoren
- ▶ 2,15 Milliarden Transistoren
- ▶ 40nm Fertigung
- ▶ double precision: 544 GigaFLOPS
- ▶ single precision: 2,72 TFLOPS
- ▶ 1 GB GDDR5 RAM, 1,2 Ghz
- ▶ Speicherbandbreite 153 GB/s
- ▶ TDP 188W
- ▶ Sprachunterstützung: OpenCL, DirectCompute

- ▶ 32 x86-kompatible Xeon-Kerne, 1,2 Ghz, 4 Threads pro Kern
- ▶ arbeitet mit zusätzlichen Vektor-Einheiten auf einer PCI-Express-Karte zusammen
- ▶ entspricht dem Design des inzwischen eingestellten Larrabee
- ▶ soll in der zweiten Jahreshälfte 2010 für Entwickler bereitstehen

- ▶ Nachfolger von Knights Ferry
- ▶ mindestens 50 Kerne
- ▶ erstes Produkt der 'Many Integrated Core Architecture'
- ▶ max. 75W TDP
- ▶ >500 GFLOPS

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

APU (Accelerated Processing Unit) ist ein Begriff, den AMD kürzlich eingeführt hat. Er bezeichnet die Vereinigung von CPU und GPU auf einem gemeinsamen Die.

- ▶ Verringerung der Latenzen und Erhöhung des Durchsatzes zwischen CPU und GPU
- ▶ CPU nutzt GPU für Gleitkomma-Operationen

Core i5



Einleitung

CPUs

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

GP GPUs

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

APUs / Ausblick

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

SandyBridge ist der Codename der nächsten
Prozessorarchitektur von Intel.

- ▶ Erscheinungsdatum: Anfang 2011
- ▶ Vier Kerne + Hyperthreading + GPU
- ▶ GPU in das CPU Die integriert, jedoch immer noch
logisch getrennte Bausteine
- ▶ Ringbus verbindet CPU-Kerne und GPU
- ▶ 256Bit AVX (Advanced Vector Extensions)
Vektoreinheit (jedoch ohne Fused-Multiply-Add-Befehl)

Erste Tests haben gezeigt, dass die Grafikeinheit einen
großen Schritt nach vorne gemacht hat, auch die
CPU-Leistung pro Kern ist leicht gestiegen.

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

AMDs Gegenstück heisst Llano und ist die erste APU, die aus dem Fusion-Projekt hervorgeht.

- ▶ Erscheinungsdatum: Anfang 2011
- ▶ GPU und CPU auf einem Die, Bausteine nicht mehr logisch getrennt
- ▶ GPU führt statt CPU Gleitkomma-Operationen aus
⇒ deutliche Leistungssteigerung im FP-Durchsatz
- ▶ GPU leistungsmäßig vergleichbar mit Radeon HD 5350
⇒ integrierte GPU zum ersten Mal ähnlich leistungsfähig wie eine dedizierte Grafikkarte

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

Bulldozer ist der Codename für AMDs nächste Prozessorgeneration.

- ▶ Erscheinungsdatum: 2011
- ▶ erste komplett neue Architektur seit dem Athlon64
- ▶ soll in der pro-Kern-Leistung zu Intel mindestens aufschliessen
- ▶ Im Serverbereich bis zu 16 Kerne
- ▶ zwei Threads pro Kern, ähnlich Intels Hyperthreading
- ▶ GPU integriert wie bei Llano
⇒ ebenfalls hohe FP-Leistung
- ▶ AVX Vektoreinheit (inkl. Fused-Multiply-Add-Befehl)

IBM Power7
Sony / Toshiba / IBM
PowerXCell 8i
Sun UltraSPARC T2
(Plus)
Intel Xeon X7560
AMD Opteron 6176
Intel Polaris
Tilera Tile-Gx
Benchmarks /
Zusammenfassung

Nvidia Tesla C2070
AMD Radeon HD
5870
Intel Knights
Ferry/Corner

Intel SandyBridge
AMD Llano
AMD Bulldozer
Ausblick

- ▶ Kernzahl der CPUs wird sich fürs Erste weiter erhöhen
- ▶ Quadcores Standard(?) im Desktopbereich, Hexacores im Vormarsch
- ▶ Integration der GPU und Verschmelzung mit der CPU bringt neuen Performancesprung
- ▶ Starke GPUs jedoch weiterhin auf Extra-Karten
- ▶ Strukturverkleinerung wird an physikalische Grenzen stossen
- ▶ Weitere Erhöhung der Transistordichte und damit der Kernzahl nicht mehr möglich
- ▶ Übergang zu heterogenen Multicores nötig(?)